

①9 BUNDESREPUBLIK  
DEUTSCHLAND



DEUTSCHES  
PATENTAMT

①2 Offenlegungsschrift  
①0 DE 195 17 367 A 1

⑤1 Int. Cl.<sup>8</sup>:  
H 01 L 23/528  
H 01 L 25/065  
G 11 C 5/00

②1 Aktenzeichen: 195 17 367.8  
②2 Anmeldetag: 11. 5. 95  
②3 Offenlegungstag: 23. 11. 95

DE 195 17 367 A 1

③0 Unionspriorität: ③2 ③3 ③1  
20.05.94 FR 94 06183

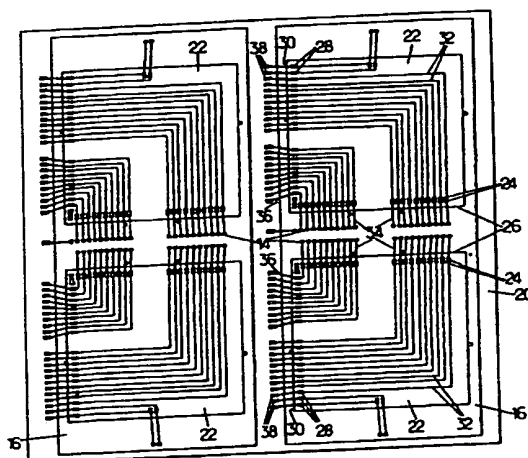
⑦1 Anmelder:  
Matra Marconi Space France, Paris, FR

⑦4 Vertreter:  
H. Weickmann und Kollegen, 81679 München

⑦2 Erfinder:  
Givry, Jacques de, Les Loges En Josas, FR

⑤4 Verfahren zum Anschließen der Ausgangsbereiche eines Chips mit integrierter Schaltung und so erhaltener Mehr-Chip-Modul

⑤7 Ein Chip (16) ist mit seiner Unterseite auf einem Substrat (20) befestigt. Man verwendet wenigstens einen Verdrahtungsadapter (22) in Form eines Plättchens, dessen Oberseite erste Anschlußbereiche (24) längs wenigstens eines ersten Rands (26), zweite Anschlußbereiche (28) längs wenigstens eines zweiten Rands (30) und elektrische Verbindungen (32) zwischen den ersten und zweiten Anschlußbereichen aufweist. Man klebt den Verdrahtungsadapter mit seiner Unterseite auf die Oberseite des Chips derart, daß der erste Rand einer Reihe von Ausgangsbereichen (40) benachbart ist, die an einer anderen Stelle als am Umfang der Oberseite des Chips angeordnet sind, und der zweite Rand dem Umfang des Chips benachbart ist. Man schweißt Verbindungsdrähte (34, 36) einerseits zwischen die Ausgangsbereiche der Reihe und die ersten Anschlußbereiche und andererseits zwischen die zweiten Anschlußbereiche und leitfähige Bereiche des Substrats.



DE 195 17 367 A 1

## Beschreibung

Die Erfindung betrifft ein Verfahren zum Anschließen der Ausgangsbereiche eines Chips mit integrierter Schaltung und einen unter Verwendung dieses Verfahrens gefertigten Mehr-Chip-Modul. Bereiche, wie die vorstehend genannten Ausgangsbereiche werden in der Fachsprache auch als "Pads" bezeichnet. Diese Bezeichnung wird im folgenden ebenfalls verwendet werden.

Am häufigsten sind die Verdrahtungs-Bereiche bzw. Verdrahtungs-Pads integrierter Schaltungen am Umfang dieser Schaltungen angeordnet. Dies ermöglicht kurze Verbindungen zu dem die Schaltungen tragenden Substrat. Die Hauptausnahme hiervon betrifft bestimmte Speicher: die Ausgangsbereiche 10 können an anderer Stelle als am Umfang angeordnet sein, bspw. längs einer Mittelachse des Silizium-Chips 12 (Fig. 1 und 2).

Fig. 3 zeigt eine Anordnung der Bereiche bzw. Pads 14 in zwei Reihen zu beiden Seiten der kurzen Achse des Chips 16; einige optionelle, zu den axialen Bereichen bzw. Pads allgemein redundante Bereiche bzw. Pads 18 können am Umfang angeordnet sein (Fall von Chips, die mittels des sogenannten "Flip-Chip"- oder "C4"-Verfahrens montiert werden müssen). Diese Anordnungen sind zur Montage der Chips in umgekehrter Stellung (Flip-Chip) vorgesehen oder zur Verdrahtung eines metallischen Gitters ("lead frame"), das auf dem Chip angeordnet ist und die Ausgänge eines aufgeformten bzw. aufgegossenen Gehäuses bildet.

Eine derartige axiale Anordnung der Pads führt dazu, daß die direkte Verdrahtung mittels Aluminium- oder Gold-Drähten ("wire bonding"), wie sie herkömmlich eingesetzt werden, unmöglich ist.

Tatsächlich geben die Verdrahtungsnormen allgemein einen Maximalabstand zwischen den Enden jedes angeschweißten Drahtes vor. Dieser Maximalabstand muß bspw. kleiner sein als das 125fache des Drahtdurchmessers (militärische Normen) oder als das 100fache des Durchmessers (Weltraum-Normen). Es ist offensichtlich, daß bei großen Chips (10 bis 20 mm lang und 6 bis 9 mm breit) die Verdrahtung mit normalen Drähten (Durchmesser von 25 bis 38 µm), insbesondere in der Konfiguration der Fig. 1, bei welcher ein Auffächern der Drähte erforderlich ist, immer problematischer wird. Und zwar sieht man am Beispiel der Fig. 4, daß die Drähte d und d' eine Länge von mehr als 5 mm erreichen können.

Ein zweiter Nachteil dieser axialen Anordnungen liegt darin, daß es unmöglich ist, die Chips gemäß den Verfahren mit sogenannten "gekreuzten Paaren" (siehe EP-A-0 489 643) übereinander zu montieren. Und zwar bedecken die oberen Chips hierbei die Ausgangs-Pads der unteren Chips. Eine Art und Weise, dieses Problem zu umgehen, konnte durch eine dachziegelartige Montage von Chips mit verlegten Ausgängen vorgeschlagen werden (siehe EP-A-0 614 190). Das Umleiten bzw. Verlegen (rerouting) der Ausgänge wird mit Hilfe von Abscheidungen dünner Polyimid/Kupfer-Lagen auf der Oberseite des die Ausgangs-Pads umfassenden Chips bewerkstelligt. Diese Polyimid/Kupfer-Lagen weisen neben ihrer relativen Komplexität den Nachteil auf, daß sie nur vom Hersteller der Chips, nicht aber vom Montagepersonal hergestellt werden können.

Neben den vorstehend genannten "Flip-Chip"-, "lead frame"- und Verlegungs- bzw. Umleitungs-Verfahren ist es zum Anschließen der axialen Ausgangs-Pads eines Speicherchips ferner bekannt, den Chip in umgekehrter Stellung auf ein keramisches Substrat zu kleben, das

eine den Ausgangs-Pads des Chips gegenüberliegende Öffnung aufweist. Letztere Lösung erlaubt es, mehrere Chip/Substrat-Paare übereinander zu stapeln, wobei jedes Substrat mit seitlichen Verbindungen zum Anschluß an eine Käfigwicklung (cage d'écureuil) versehen ist, die die gesamte Anordnung umgibt. Die den Ausgangs-Pads des Chips gegenüberliegenden Ränder der Öffnung des Substrats müssen mehrstufig sein, wobei sie eine Abmessung aufweisen, die die Bildung eines ausreichend kompakten Stapels der Chip/Substrat-Paare ermöglicht. Diese Öffnung ist somit schwierig herzustellen. Sie impliziert insbesondere die Bildung des Substrats aus zusammengebackenen Schichten. Darüber hinaus hat der dieser Öffnung gegenüberliegende Teil der Unterseite des dem Stapel benachbarten Chips keinen guten thermischen Kontakt mit einem Material, das die Wärmeableitung begünstigt.

Aufgabe der Erfindung ist es, eine neue Technik zum Anschließen der Ausgangs-Pads eines Chips mit integrierter Schaltung vorzuschlagen, bei welcher wenigstens einige der vorstehend genannten Probleme zumindest in geringerem Maße auftreten.

Die Erfindung schlägt hierzu ein Verfahren vor zum Anschließen von Ausgangsbereichen eines Chips mit integrierter Schaltung, der mit seiner Unterseite auf einem Substrat befestigt ist, wobei die Ausgangsbereiche auf der Oberseite des Chips angeordnet sind und zumindest einige der Ausgangsbereiche an einer anderen Stelle als am Umfang der Oberseite des Chips angeordnet sind. Man setzt wenigstens einen Verdrahtungsadapter in Form eines Plättchens ein, dessen Oberseite erste Anschlußbereiche längs wenigstens eines ersten Rands, zweite Anschlußbereiche längs wenigstens eines zweiten Rands und elektrische Verbindungen zwischen den ersten und zweiten Anschlußbereichen aufweist. Man klebt den Verdrahtungsadapter mit seiner Unterseite auf die Oberseite des Chips derart, daß der erste Rand einer Reihe von Ausgangsbereichen benachbart angeordnet ist, welche an einer anderen Stelle als am Umfang der Oberseite des Chips angeordnet sind, und der zweite Rand dem Umfang des Chips benachbart ist. Man schweißt Verbindungsdrähte einerseits zwischen die Ausgangsbereiche der Reihe und die ersten Anschlußbereiche und andererseits zwischen die zweiten Anschlußbereiche und leitfähige Bereiche des Substrats. Der Verdrahtungsadapter ist bspw. ein Keramikplättchen geringer Dicke, das mit aufgedruckten Leitern versehen ist, oder ein Silizium-Substrat mit Aluminiumanschlüssen oder eine biegsame gedruckte Polyimid/Kupfer-Schaltung. Es können zwei Adapter zu beiden Seiten einer Achse des Chips angebracht werden, wenn der Chip auf dieser Achse Ausgangs-Pads aufweist.

Die Erfindung erlaubt es darüber hinaus, die Chips gemäß einer dreidimensionalen Anordnung zu stapeln.

Gemäß einer ersten Ausführungsform eines erfindungsgemäßen Mehr-Chip-Moduls, bei der die Chips rechteckige Gestalt aufweisen und jeweils eine Reihe von Ausgangsbereichen umfassen, die zu ihren langen Seiten parallel verlaufen, sind zur Bildung einer ersten Lage von Chips wenigstens zwei Chips auf das Substrat aufgeklebt, wobei ihre kurzen Seiten zueinander ausgerichtet und zwei lange Seiten benachbart sind, und ist zur Bildung einer zweiten Lage von Chips wenigstens ein zusätzlicher Chip mit seiner Unterseite auf die Oberseiten der beiden benachbarten Chips der ersten Lage geklebt, wobei der Chip der zweiten Lage derart angeordnet ist, daß seine kurzen Seiten zu jenen der darunterliegenden Chips ausgerichtet sind und seine langen

Seiten derart versetzt sind, daß die Reihe der Ausgangsbereiche der darunterliegenden Chips freiliegt. Ein erster Verdrahtungsadapter ist auf den Teil der Oberseite eines ersten Chips der ersten Lage geklebt, der von dem Chip der zweiten Lage freigelassen ist, und ein zweiter Verdrahtungsadapter ist auf den Chip der zweiten Lage geklebt, wobei der zweite Rand des zweiten Verdrahtungsadapters jener langen Seite des Chips der zweiten Lage benachbart ist, die oberhalb des ersten Chips der ersten Lage angeordnet ist, wobei die ersten und zweiten Anschlußbereiche jedes Verdrahtungsadapters längs der beiden entgegengesetzten, zu den langen Seiten der Chips parallel verlaufenden Rändern angeordnet sind und mittels parallel zu den kurzen Seiten der Chips verlaufender, elektrischer Verbindungen verbunden sind. Erste Verbindungsdrähte sind zwischen die ersten Anschlußbereiche des ersten Verdrahtungsadapters und die Ausgangsbereiche des ersten Chips der ersten Lage geschweißt, zweite Verbindungsdrähte sind zwischen die ersten Anschlußbereiche des zweiten Verdrahtungsadapters und die Ausgangsbereiche des Chips der zweiten Lage geschweißt, dritte Verbindungsdrähte sind zwischen die zweiten Anschlußbereiche des zweiten Verdrahtungsadapters und die ersten Anschlußbereiche des ersten Verdrahtungsadapters geschweißt und vierte Verbindungsdrähte sind zwischen die zweiten Anschlußbereiche des ersten Verdrahtungsadapters und leitfähige Bereiche des Substrats geschweißt.

In einer zweiten Ausführungsform, in der die Chips rechteckige längliche Gestalt aufweisen und jeweils wenigstens eine Reihe von Ausgangsbereichen umfassen, die parallel zu ihren kurzen Seiten verlaufen und in der Nähe einer Mittelachse angeordnet sind, sind zur Bildung einer ersten Lage von Chips wenigstens zwei Chips auf das Substrat aufgeklebt, wobei ihre kurzen Seiten und ihre Reihe von Ausgangsbereichen zueinander ausgerichtet sind und zwei lange Seiten jeweils benachbart sind, und sind zur Bildung einer zweiten Lage von Chips wenigstens zwei zusätzliche Chips mit ihrer Unterseite auf die Oberseite der beiden benachbarten Chips der ersten Lage geklebt, wobei die Chips der zweiten Lage mit ihren kurzen Seiten und ihren Reihen von Ausgangsbereichen parallel zur Richtung der langen Seiten der darunterliegenden Chips ausgerichtet angeordnet sind und mit ihren jeweiligen langen Seiten im Abstand voneinander angeordnet sind, so daß die Reihen von Ausgangsbereichen der darunterliegenden Chips freiliegen. Wenigstens zwei Verdrahtungsadapter sind auf die beiden Chips der zweiten Lage an diagonal gegenüberliegenden Stellen geklebt, wobei erste Anschlußbereiche jedes dieser Verdrahtungsadapters längs zweier zueinander orthogonaler Ränder verteilt sind, die jeweils einer Reihe von Ausgangsbereichen des Chips, auf welchen dieser Adapter geklebt ist, sowie zu einer Reihe von Ausgangsbereichen eines darunterliegenden Chips benachbart und mit Ausgangsbereichen dieser Reihen jeweils über angeschweißte Verbindungsdrähte verbunden sind.

Weitere Einzelheiten und Vorteile der Erfindung ergeben sich aus der nachfolgenden Beschreibung bevorzugter, jedoch nicht beschränkender Ausführungsbeispiele mit Bezug auf die beigelegten Zeichnungen, in welchen:

Fig. 1 bis 4, die vorstehend diskutiert wurden, schematische Draufsichten verschiedener Arten von Chips zeigen, bei welchen die Ausgangsbereiche an anderen Stellen als am Umfang angeordnet sind;

Fig. 5 eine Draufsicht einer ersten Ausführungsform

eines erfindungsgemäßen Mehr-Chip-Moduls zeigt;

Fig. 6 eine Draufsicht einer zweiten Ausführungsform eines erfindungsgemäßen Mehr-Chip-Moduls zeigt;

Fig. 7 eine schematische Seitenansicht des Moduls der Fig. 6 aus der Richtung VII in Fig. 6 zeigt; und

Fig. 8 und 9 eine Drauf- bzw. eine Seitenansicht einer dritten Ausführungsform eines erfindungsgemäßen Mehr-Chip-Moduls zeigen.

In dem in Fig. 5 dargestellten Ausführungsbeispiel sind zwei Chips 16 des in Fig. 3 dargestellten Typs mit ihren Unterseiten auf ein Substrat 20 geklebt. Sie sind derart angeordnet, daß ihre kurzen Seiten und ihre Reihen von Ausgangsbereichen bzw. Ausgangspads 14 zueinander ausgerichtet sind. Auf jeden der beiden Chips 16 klebt man zwei quadratische Verdrahtungsadapter 22, die jeweils etwa die Hälfte der Oberfläche des jeweiligen Chips einnehmen. Jeder Verdrahtungsadapter 22 weist Anschlußbereiche bzw. Anschlußpads 24 auf, die längs eines ersten Rands 26 angeordnet sind, sowie weitere Anschlußbereiche bzw. Anschlußpads 28, die längs eines zum ersten Rand 26 orthogonal verlaufenden zweiten Rands 30 angeordnet sind. Die Anschlußpads 24 und 28 sind miteinander über Leiterbahnen 32 verbunden.

Der erste Rand 26 jedes Adapters 22 ist in der Nähe einer Reihe von Ausgangspads 14 des darunterliegenden Chips angeordnet, und Verbindungsdrähte 34 sind zwischen die diesem ersten Rand 26 benachbarten Anschlußpads 24 und die Ausgangspads 14 dieser Reihe geschweißt. Der zweite Rand 30 jedes Adapters 22 ist in der Nähe des Umfangs des darunterliegenden Chips längs dessen langer Seite angeordnet. Verbindungsdrähte 36 sind zwischen die diesem zweiten Rand 30 benachbarten Anschlußpads 28 und leitfähige Bereiche bzw. leitfähige Pads 38 geschweißt, welche auf dem Substrat 20 in der Nähe der langen Seite des Chips vorgesehen sind. Somit sind die axialen Ausgangspads 14 der Chips über die Drähte 34, 36, die Anschlußpads 24, 28 und die Bahnen 32 mit dem Substrat verbunden, wobei die Drähte 34, 36 dank der Verdrahtungsadapter relativ kurz sein können.

Das Substrat 20 umfaßt nicht dargestellte Leiter zum Verbinden der leitfähigen Pads 38 mit der Umgebung des Moduls.

Der Verdrahtungsadapter 22 ist bspw. aus einem Keramikplättchen geringer Dicke gebildet, auf welchem die Anschlußpads 24, 28 und die Leiterbahnen 32 mittels einer herkömmlichen Drucktechnik, insbesondere Siebdrucktechnik, dicklagig gebildet sind. Zum Aufkleben der Verdrahtungsadapter 22 setzt man einen hochreinen, elektrisch isolierenden Kleber ein, der eine mittlere Nachgiebigkeit bzw. Biegsamkeit aufweist, um die Absorption unterschiedlicher Dehnungen zu ermöglichen, gleichzeitig jedoch die Ultraschallenergie beim Anschweißen der Verbindungsdrähte 34, 36 (dieser Vorgang wird in der Fachsprache auch als "Bonden" bezeichnet) nur geringfügig zu dämpfen. Es kann dies ein Kleber eines bei der Montage von Hybridschaltungen häufig eingesetzten Typs sein, bspw. einer der unter den Bezeichnungen Epoteck oder Ablefilm. bekannten Kleber.

Fig. 6 und 7 zeigen eine Anordnung von drei Chips des in Fig. 2 dargestellten Typs auf einem Substrat 20. Der einfacheren Darstellung der Fig. 6 halber sind die Anschlüsse der Chips nur im unteren Teil dieser Fig. 6 dargestellt. Eine erste Lage von Chips ist von zwei rechteckförmigen Chips 40, 42 gebildet, die mit ihren

Unterseiten auf das Substrat 20 geklebt sind, wobei ihre kurzen Seiten zueinander ausgerichtet und ihre beiden langen Seiten 41 bzw. 43 einander benachbart sind. Eine zweite Lage ist von einem zusätzlichen Chip 44 gebildet, der mit seiner Unterseite auf die Oberseiten der Chips 40, 42 der ersten Lage geklebt ist. Der Chip 44 der zweiten Lage ist derart angeordnet, daß seine kurzen Seiten zu jenen der darunterliegenden Chips 40, 42 ausgerichtet sind. Jeder Chip 40, 42, 44 umfaßt eine Reihe axialer Ausgangsbereiche bzw. Ausgangs-Pads 46, die zu ihren langen Seiten parallel verläuft. Der Chip 44 der zweiten Lage ist derart angeordnet, daß die axialen Ausgangs-Pads 46 der Chips der ersten Lage freiliegen.

Wie in Fig. 6 und 7 links dargestellt ist, sind die Chips ausreichend breit, um die direkte Verdrahtung zum Substrat der axialen Ausgangs-Pads der ersten Lage zu den leitfähigen Bereichen bzw. leitfähigen Pads 48 des Substrats 20 mittels Verbindungsdrähten 50 zu ermöglichen, welche parallel zu den kurzen Seiten verlaufen und kein zu großes Länge/Durchmesser-Verhältnis aufweisen.

Im Gegensatz hierzu ist eine derartige direkte Verdrahtung für den Chip 44 der zweiten Lage nicht möglich. Die Anordnung der Fig. 6 und 7 greift daher auf zwei rechteckige längliche Verdrahtungsadapter 52, 54 (typischerweise etwa  $2,5 \times 15$  mm) zurück. Der erste Adapter 52 ist auf den von dem Chip 44 freigelassenen Teil der Oberseite des Chips 40 geklebt. Der zweite Adapter 54 ist aufseiten des Chips 40 auf den Chip 44 der zweiten Lage geklebt. Die ersten Anschlußbereiche bzw. Anschluß-Pads 56 bzw. die zweiten Anschlußbereiche bzw. Anschluß-Pads 58 jedes Adapters 52, 54 sind längs der beiden einander gegenüberliegenden Ränder angeordnet, die zu den langen Seiten der Chips parallel verlaufen. Die Anschluß-Pads 56, 58 sind miteinander über Leiterbahnen 60 verbunden, die zu den kurzen Seiten der Chips parallel verlaufen. Eine Folge von vier Verbindungsdrähten 64, 66, 68, 70 sind zur Verbindung der Ausgangs-Pads 46 der Chips 40 und 44 mit den leitfähigen Bereichen bzw. leitfähigen Pads 62 des Substrats 20 eingesetzt. Die Drähte 64 verbinden die ersten Anschluß-Pads 56 des Adapters 52 mit den Ausgangs-Pads 46 des Chips 40. Die Drähte 66 verbinden die ersten Anschluß-Pads 56 des Adapters 54 mit den Ausgangs-Pads 46 des Chips 44 der zweiten Lage. Die Drähte 68 verbinden die zweiten Anschluß-Pads 58 des Adapters 54 mit den ersten Anschluß-Pads 56 des Adapters 52. Die Drähte 70 schließlich verbinden die zweiten Anschluß-Pads 58 des Adapters 52 mit den leitfähigen Pads 62 des Substrats 20. Man sieht somit, daß die Verdrahtungsadapter 52, 54 den Anschluß der Ausgangs-Pads 46 in einer dreidimensionalen Anordnung mit relativ kurzen Verbindungsdrähten ermöglichen.

Fig. 8 und 9 zeigen eine Anordnung von vier Chips 16 des in Fig. 3 dargestellten Typs auf einem Substrat 20. Es handelt sich ebenfalls um eine dreidimensionale Anordnung. Eine erste Lage von Chips ist von zwei Chips 16A gebildet, die auf das Substrat geklebt sind, wobei ihre kurzen Seiten ebenso wie ihre Reihen von Ausgangs-Pads zueinander ausgerichtet sind und wobei ihre jeweiligen langen Seiten zueinander benachbart angeordnet sind. Die zweite Lage ist von zwei Chips 16B gebildet, die mit ihrer Unterseite auf die Oberseiten der Chips 16A der ersten Stufe geklebt sind. Die Chips 16B sind gekreuzt angeordnet derart, daß die axialen Ausgangs-Pads der Chips 16A der ersten Lage freiliegen. So sind die kurzen Seiten und die Reihen von Ausgangs-Pads der Chips 16B der zweiten Lage zur Richtung der langen Seiten der darunterliegenden Chips parallel ver-

laufend ausgerichtet, und ihre langen Seiten sind von dem zentralen Teil der Anordnung im Abstand angeordnet.

Die Anordnung der Fig. 8 und 9 verwendet vier quadratische Verdrahtungsadapter 72, die auf die Oberseiten der Chips 16B der zweiten Lage geklebt sind. Erste Anschlußbereiche bzw. Anschluß-Pads 74 jedes Adapters 72 sind längs der beiden orthogonalen Ränder 76, 78 verteilt, und zweite Anschlußbereiche bzw. Anschluß-Pads 80 jedes Adapters 72 sind längs eines weiteren Rands 82 verteilt. Dieser Rand 82 ist der kurzen Seite des Chips 16B benachbart angeordnet, welche ihrerseits in der Nähe der leitfähigen Bereiche bzw. leitfähigen Pads 84 des Substrats 20 angeordnet ist. Verbindungsdrähte 86 sind zwischen die zweiten Anschluß-Pads 80 der Adapter 72 und die benachbarten leitfähigen Pads 84 des Substrats geschweißt. Der Rand 76 jedes Adapters 72 ist der nächstgelegenen Reihe von axialen Ausgangs-Pads 14 des Chips 16B angeordnet, auf welchen er geklebt ist. Verbindungsdrähte 88 verbinden die Ausgangs-Pads 14 mit ersten Anschluß-Pads 74, die längs des Rands 76 angeordnet sind.

Der Rand 78 jedes Adapters 72 ist einer langen Seite des Chips 16B benachbart angeordnet, auf welchen er geklebt ist. Diese lange Seite ist ihrerseits einer Reihe von Ausgangs-Pads 14 eines darunterliegenden Chips 16A der ersten Lage benachbart angeordnet. Verbindungsdrähte 90 verbinden diese Pads 14 mit den ersten Anschluß-Pads 74, die längs des Rands 78 angeordnet sind.

Eine Anordnung wie jene der Fig. 8 und 9 kann in bestimmten Fällen zum Überkreuzen der ersten und zweiten Anschluß-Pads 74, 80 in den Verdrahtungsadaptern verbindenden Leiterbahnen führen. In einem solchen Fall sind die Adapter 72 mit mehreren Leiterniveaus ausgebildet. Diese beiden Niveaus können entweder durch Vielschichtanordnungen auf ein und derselben Seite eines isolierenden Plättchens oder durch Anordnungen erhalten werden, bei welchen die Leiterebenen auf den beiden entgegengesetzten Seiten eines isolierenden Plättchens gebildet sind, wobei an geeigneten Stellen die beiden Seiten verbindende metallisierte Löcher vorgesehen sind. In diesem letzteren Fall ist es nicht erforderlich, die aufgeklebte Seite durch eine zusätzliche dielektrische Schicht zu isolieren, die Funktion der elektrischen Isolierung wird durch die Passivierungsschicht des Chips und durch den Kleber sichergestellt. Jedenfalls wird in der Mehrzahl der Fälle die Topologie der anzuschließenden Ausgangs-Pads kompatibel mit Verdrahtungsadaptern sein, die ein einziges Leiterniveau aufweisen.

Die vorstehend beschriebenen Ausführungsformen können in verschiedener Weise abgewandelt werden, ohne vom Rahmen der Erfindung abzuweichen. Wenn bspw. die Chips der Fig. 8 und 9 durch Chips des in Fig. 1 dargestellten Typs ersetzt werden, kann man eine ähnliche Anordnung mit gekreuzten Paaren vorsehen, bei welcher man nur zwei Verdrahtungsadapter, bspw. 72, an diagonal gegenüberliegenden Stellen auf den Chips der zweiten Lage einsetzt.

In der Anordnung der Fig. 8 und 9 können zwischen die beiden Lagen der Chips 16A und 16B Füllstücke eingebracht werden. Sofern diese Füllstücke geringfügig kleinere Abmessungen aufweisen als die Chips, ist es möglich, auch am Umfang angeordnete Ausgangs-Pads der Chips der ersten Lage zu verdrahten. Dies ist auch für die Chips der zweiten Lage möglich, wenn man geringfügig breitere Adapter verwendet (bspw. mit Ab-

messungen der Adapter, wie sie in Fig. 5 dargestellt sind). Man kann ferner auf die Adapter 72 ein oder mehrere isolierende Füllstücke kleben, die die Aufgabe haben, die Verbindungsdrähte 86, 88 in dem Fall zu schützen, daß in der Nähe eine metallische Abdeckung (Gehäuse) angeordnet ist.

#### Patentansprüche

1. Verfahren zum Anschließen von Ausgangsbereichen eines Chips mit integrierter Schaltung (16; 40, 44), der mit seiner Unterseite auf einem Substrat (20) befestigt ist, wobei die Ausgangsbereiche auf der Oberseite des Chips angeordnet sind und zumindest einige der Ausgangsbereiche (14; 46) an einer anderen Stelle als am Umfang der Oberseite des Chips angeordnet sind, dadurch gekennzeichnet, daß man wenigstens einen Verdrahtungsadapter (22; 52, 54; 72) in Form eines Plättchens einsetzt, dessen Oberseite erste Anschlußbereiche (24; 56, 74) längs wenigstens eines ersten Rands, zweite Anschlußbereiche (28; 58; 80) längs wenigstens eines zweiten Rands und elektrische Verbindungen (32; 60) zwischen den ersten und zweiten Anschlußbereichen aufweist, daß man den Verdrahtungsadapter mit seiner Unterseite auf die Oberseite des Chips aufklebt derart, daß der erste Rand einer Reihe von Ausgangsbereichen (14; 46) benachbart angeordnet ist, welche an einer anderen Stelle als am Umfang der Oberseite des Chips angeordnet sind, und der zweite Rand dem Umfang des Chips benachbart ist, und daß man Verbindungsdrähte (34, 36; 64, 66, 68, 70; 86, 88, 90) einerseits zwischen die Ausgangsbereiche der Reihe und die ersten Anschlußbereiche und andererseits zwischen die zweiten Anschlußbereiche und leitfähige Bereiche des Substrats schweißt.

2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß der Chip (16) rechteckige Gestalt aufweist und zwei zu seinen kurzen Seiten parallel verlaufende Reihen von Ausgangsbereichen (14) aufweist, welche in der Nähe einer Mittelachse angeordnet sind, und daß man auf die Oberseite des Chips zwei Verdrahtungsadapter (22; 72) klebt, von denen jeder etwa die Hälfte der Oberfläche des Chips einnimmt, wobei der erste Rand jedes Verdrahtungsadapters einer der beiden Reihen von Ausgangsbereichen des Chips benachbart angeordnet ist.

3. Mehr-Chip-Modul, umfassend Chips mit integrierter Schaltung (16; 40, 42, 44), die mit ihrer Unterseite auf einem Substrat (20) befestigt sind und auf ihrer Oberseite Ausgangsbereiche aufweisen, wobei wenigstens einige der Ausgangsbereiche (14; 46) an einer anderen Stelle als am Umfang der Oberseite des Chips angeordnet sind, und Anschlußmittel zum Anschließen der Ausgangsbereiche an das Substrat, dadurch gekennzeichnet, daß die Anschlußmittel wenigstens einen Verdrahtungsadapter (22; 52, 54; 72) in Form eines Plättchens umfassen, dessen Oberseite erste Anschlußbereiche (24; 56; 74) längs wenigstens eines ersten Rands, zweite Anschlußbereiche (28; 58; 80) längs wenigstens eines zweiten Rands und elektrische Verbindungen (32; 60) zwischen den ersten und

zweiten Anschlußbereichen aufweist, daß der Verdrahtungsadapter mit seiner Unterseite auf die Oberseite eines Chips derart aufgeklebt ist, daß der erste Rand einer Reihe von Ausgangsbereichen (14; 60) benachbart ist, die an einer anderen Stelle angeordnet sind als am Umfang der Oberseite des Chips, und der zweite Rand dem Umfang des Chips benachbart ist, und daß Verbindungsdrähte (34, 36; 64, 66, 68, 70; 86, 88, 90) einerseits zwischen die Ausgangsbereiche der Reihe und die ersten Anschlußbereiche und andererseits zwischen die zweiten Anschlußbereiche und leitfähige Bereiche des Substrats geschweißt sind.

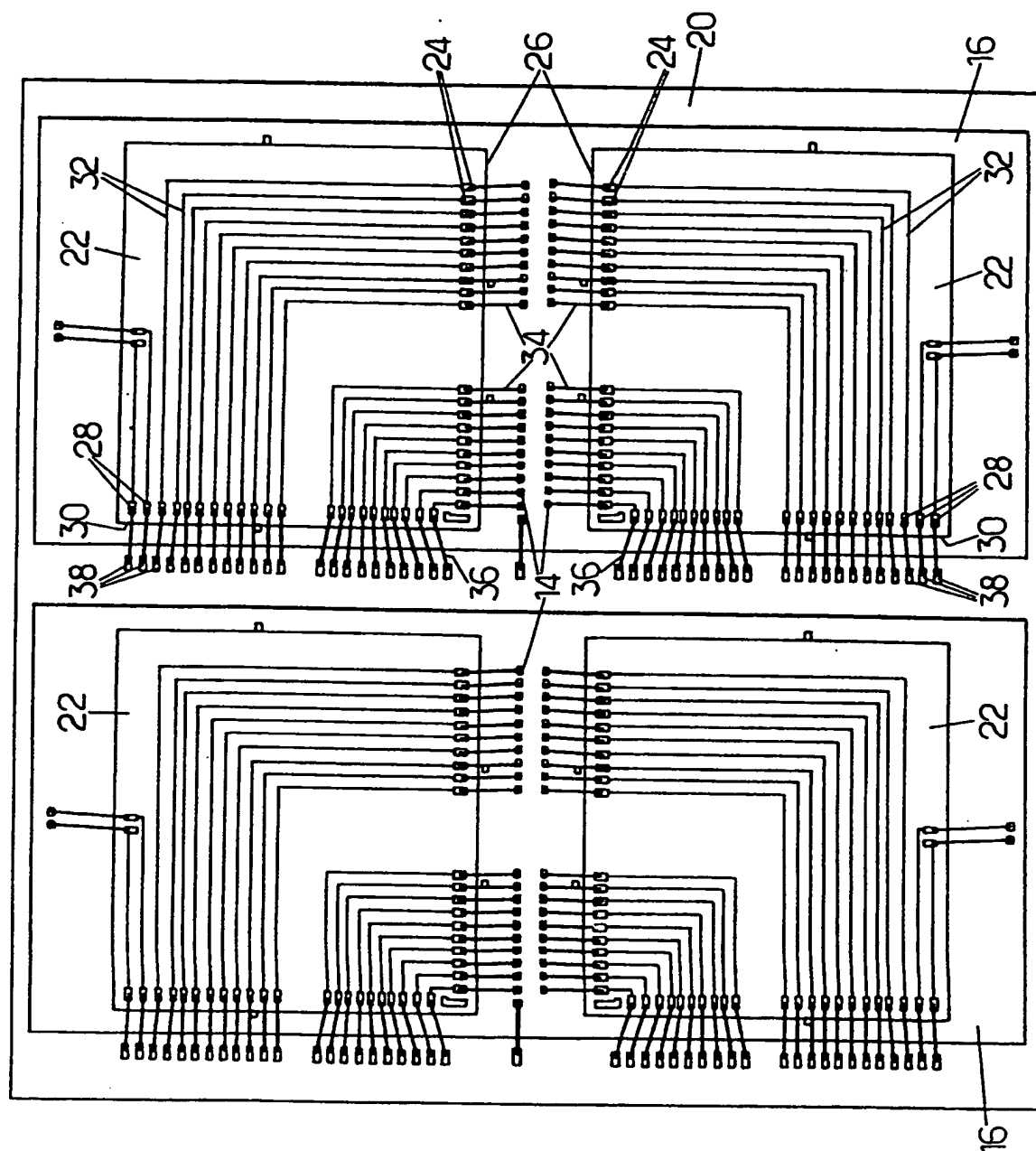
4. Mehr-Chip-Modul nach Anspruch 3, dadurch gekennzeichnet, daß die Chips rechteckige Gestalt aufweisen und jeweils eine Reihe von Ausgangsbereichen (46) umfassen, die zu ihren langen Seiten parallel verlaufen, daß zur Bildung einer ersten Lage von Chips wenigstens zwei Chips (40, 42) auf das Substrat (20) aufgeklebt sind, wobei ihre kurzen Seiten zueinander ausgerichtet und zwei lange Seiten benachbart sind, und zur Bildung einer zweiten Lage von Chips wenigstens ein zusätzlicher Chip (44) mit seiner Unterseite auf die Oberseiten der beiden benachbarten Chips der ersten Lage geklebt ist, wobei der Chip der zweiten Lage derart angeordnet ist, daß seine kurzen Seiten zu jenen der darunterliegenden Chips ausgerichtet sind und seine langen Seiten derart versetzt sind, daß die Reihe der Ausgangsbereiche der darunterliegenden Chips freiliegt,

daß ein erster Verdrahtungsadapter (52) auf den Teil der Oberseite eines ersten Chips (40) der ersten Lage geklebt ist, der von dem Chip (44) der zweiten Lage freigelassen ist, und ein zweiter Verdrahtungsadapter (54) auf den Chip (44) der zweiten Lage geklebt ist, wobei der zweite Rand des zweiten Verdrahtungsadapters jener langen Seite des Chips der zweiten Lage benachbart ist, die oberhalb des ersten Chips der ersten Lage angeordnet ist, wobei die ersten und zweiten Anschlußbereiche (56, 58) jedes Verdrahtungsadapters (52, 54) längs der beiden entgegengesetzten, zu den langen Seiten der Chips parallel verlaufenden Rändern angeordnet sind und mittels parallel zu den kurzen Seiten der Chips verlaufender, elektrischer Verbindungen (60) verbunden sind, und daß erste Verbindungsdrähte (64) zwischen die ersten Anschlußbereiche des ersten Verdrahtungsadapters und die Ausgangsbereiche des ersten Chips der ersten Lage geschweißt sind, zweite Verbindungsdrähte (66) zwischen die ersten Anschlußbereiche des zweiten Verdrahtungsadapters und die Ausgangsbereiche des Chips der zweiten Lage geschweißt sind, dritte Verbindungsdrähte (68) zwischen die zweiten Anschlußbereiche des zweiten Verdrahtungsadapters und die ersten Anschlußbereiche des ersten Verdrahtungsadapters geschweißt sind und vierte Verbindungsdrähte (70) zwischen die zweiten Anschlußbereiche des ersten Verdrahtungsadapters und leitfähige Bereiche (62) des Substrats geschweißt sind.

5. Mehr-Chip-Modul nach Anspruch 3, dadurch gekennzeichnet, daß die Chips rechteckige längliche Gestalt aufweisen und jeweils wenigstens eine Reihe von Ausgangsbereichen (14) umfassen, die parallel zu ihren

kurzen Seiten verlaufen und in der Nähe einer Mittelachse angeordnet sind,  
daß zur Bildung einer ersten Lage von Chips wenigstens zwei Chips (16A) auf das Substrat (20) aufgeklebt sind, wobei ihre kurzen Seiten und ihre Reihe von Ausgangsbereichen zueinander ausgerichtet sind und zwei lange Seiten jeweils benachbart sind, zur Bildung einer zweiten Lage von Chips wenigstens zwei zusätzliche Chips (16B) mit ihrer Unterseite auf die Oberseite der beiden benachbarten Chips (16A) der ersten Lage geklebt sind, wobei die Chips der zweiten Lage mit ihren kurzen Seiten und ihren Reihen von Ausgangsbereichen parallel zur Richtung der langen Seiten der darunterliegenden Chips ausgerichtet angeordnet sind und mit ihren jeweiligen langen Seiten im Abstand voneinander angeordnet sind, so daß die Reihen von Ausgangsbereichen der darunterliegenden Chips freiliegen,  
daß wenigstens zwei Verdrahtungsadapter (72) auf die beiden Chips (16B) der zweiten Lage an diagonal gegenüberliegenden Stellen geklebt sind, wobei erste Anschlußbereiche (74) jedes dieser Verdrahtungsadapter längs zweier zueinander orthogonaler Ränder (76, 78) verteilt sind, die jeweils einer Reihe von Ausgangsbereichen des Chips (16B), auf welchen dieser Adapter geklebt ist, sowie zu einer Reihe von Ausgangsbereichen eines darunterliegenden Chips (16A) benachbart und jeweils mit Ausgangsbereichen (14) dieser Reihen über angeschweißte Verbindungsdrähte (88, 90) verbunden sind.  
6. Mehr-Chip-Modul nach Anspruch 5, dadurch gekennzeichnet, daß die Chips jeweils zwei Reihen paralleler Ausgangsbereiche umfassen, die ihrer Mittelachse benachbart sind und daß jeder Chip (16B) der zweiten Lage zwei Verdrahtungsadapter (72) aufweist, die auf seine Oberseite geklebt sind, und jeweils etwa die Hälfte der Oberfläche dieses Chips einnehmen.

Hierzu 4 Seite(n) Zeichnungen



× FIG.5.

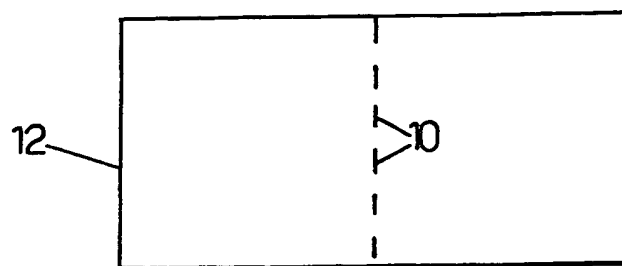


FIG. 1.

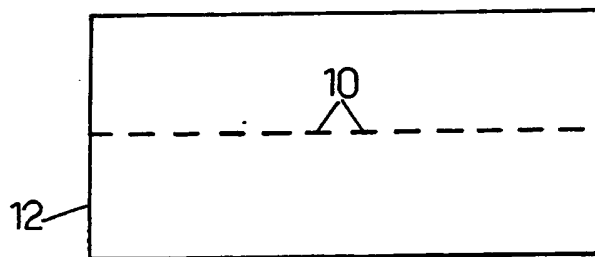


FIG. 2.

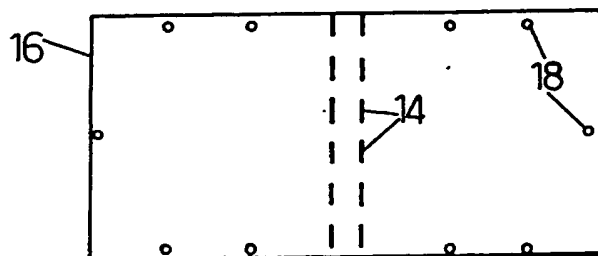


FIG. 3.

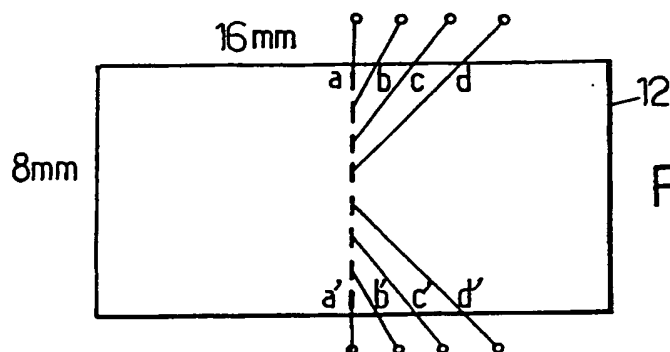


FIG. 4.



FIG.6.

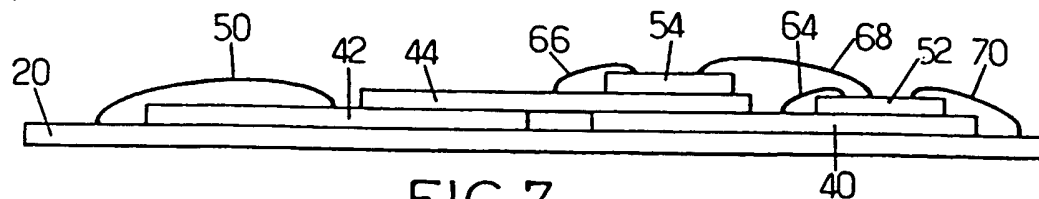
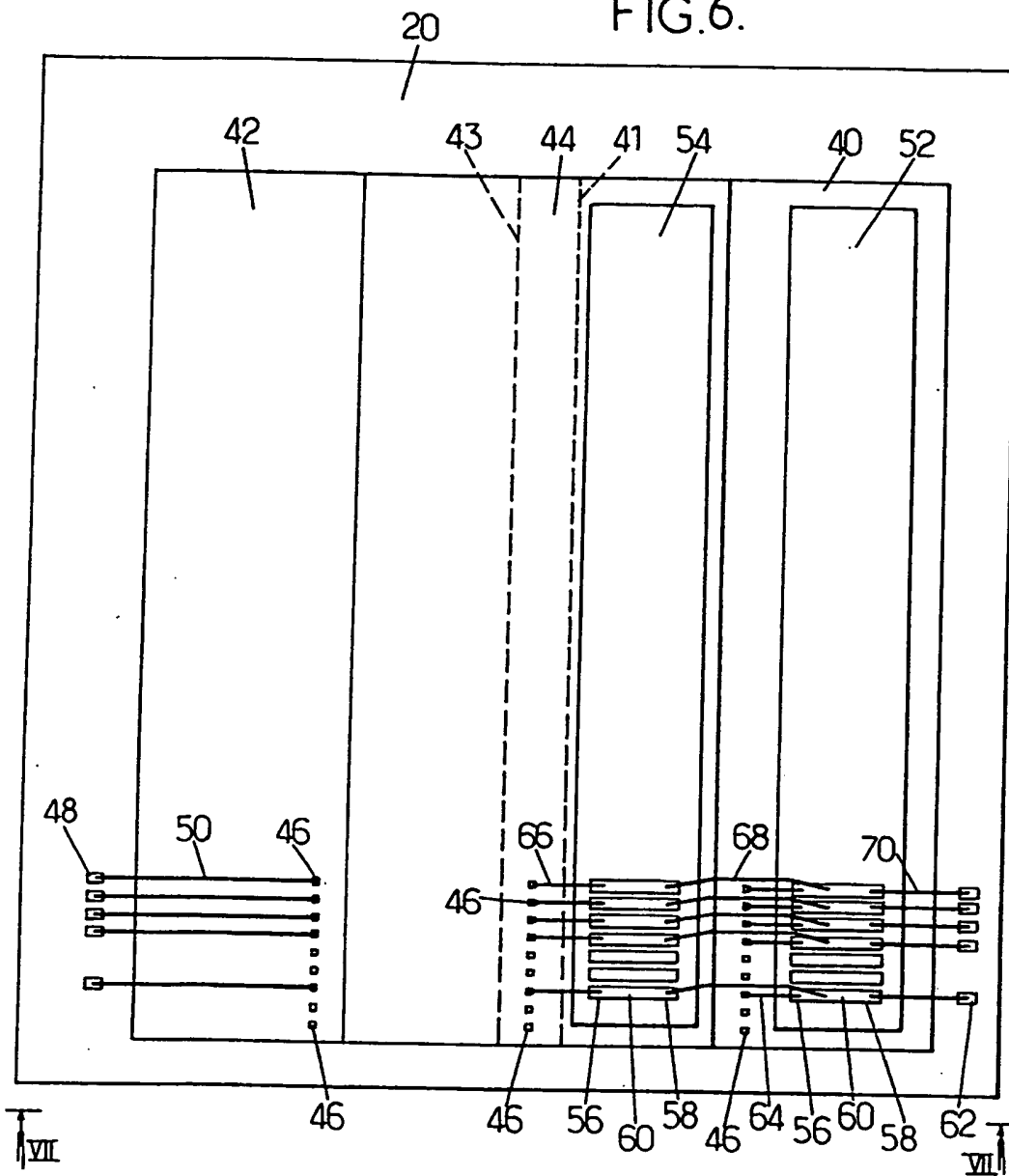


FIG.7.

FIG. 8.

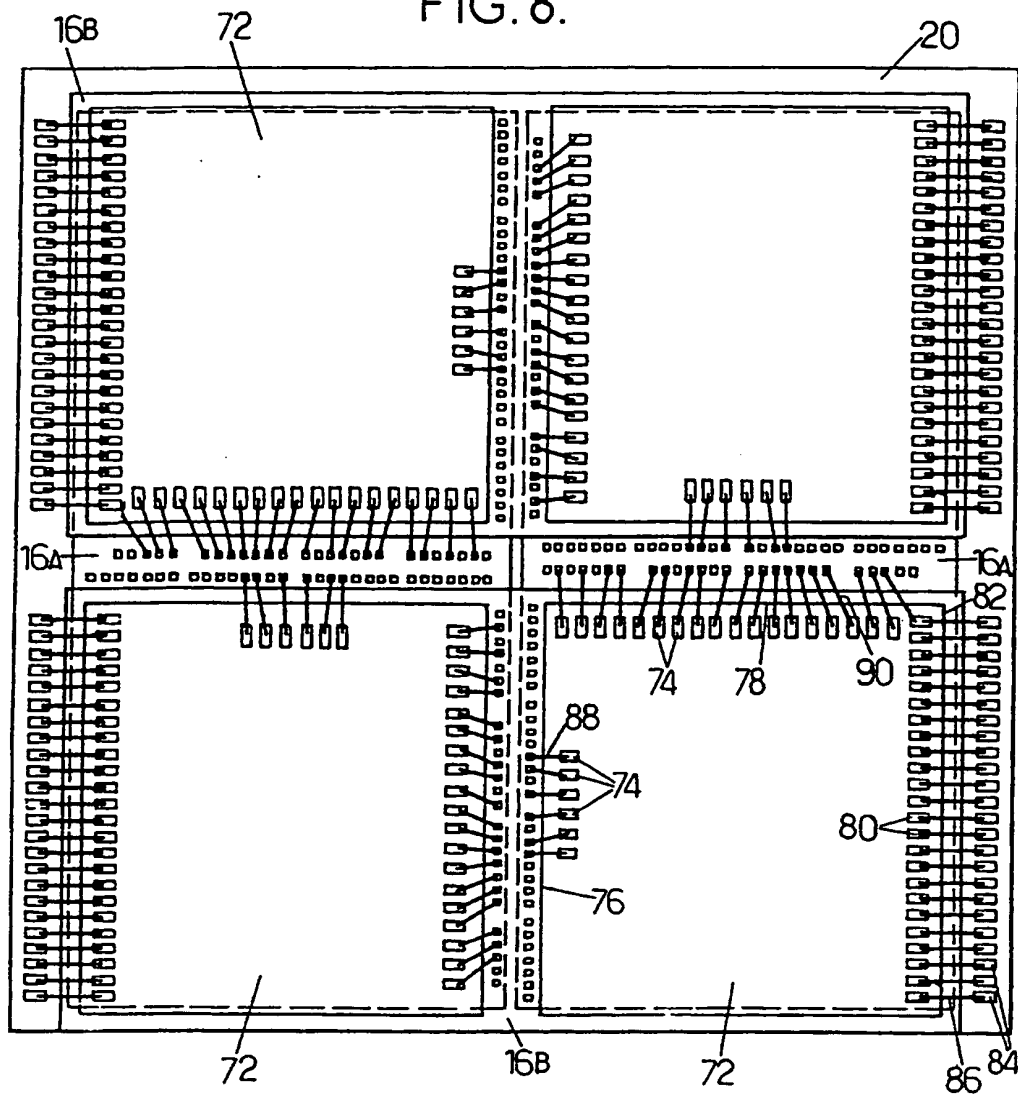


FIG.9

